

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-308574

(43)Date of publication of application : 02.11.2001

(51)Int.Cl.

H05K 9/00

H05F 1/00

(21)Application number : 2000-124511

(71)Applicant : TOKIN CORP

(22)Date of filing : 25.04.2000

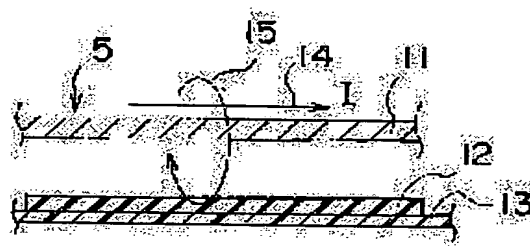
(72)Inventor : KAMEI KOJI
NAKANO HIROSHI

(54) ESD SUPPRESSING SHEET

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an ESD suppressing sheet which can prevent the destruction of a malfunction and an element by implementing a noise solution using electrostatic discharge, and which can achieve an effective ESD solution and can be provided readily on a desired part by using an ESD suppressor smaller in volume, in a semiconductor element and an electronic circuit which operate with high speed.

SOLUTION: The ESD suppressing sheet is an ESD suppressor for preventing the influence of static electricity applied by electronic equipment, and is substantially made of a sheet material including a soft magnetic material which is provided on a desired part of electronic equipment.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

PC-9107

ISR

国際調査報告で挙げられた

1/4

文献 計4件

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-308574

(P 2 0 0 1 - 3 0 8 5 7 4 A)

(43) 公開日 平成13年11月2日 (2001.11.2)

(51) Int. Cl. ⁷	識別記号	F I	テーマコード (参考)
H05K 9/00		H05K 9/00	B 5E321 C 5G067 L E
H05F 1/00		H05F 1/00	

審査請求 未請求 請求項の数17 O L (全8頁)

(21) 出願番号 特願2000-124511 (P 2000-124511)

(22) 出願日 平成12年4月25日 (2000.4.25)

(71) 出願人 000134257

株式会社トーキン

宮城県仙台市太白区郡山6丁目7番1号

(72) 発明者 亀井 浩二

宮城県仙台市太白区郡山六丁目7番1号

株式会社トーキン内

(72) 発明者 仲野 浩

宮城県仙台市太白区郡山六丁目7番1号

株式会社トーキン内

(74) 代理人 100071272

弁理士 後藤 洋介 (外2名)

Fターム(参考) 5E321 AA05 AA23 BB23 BB53 GG05

GG09

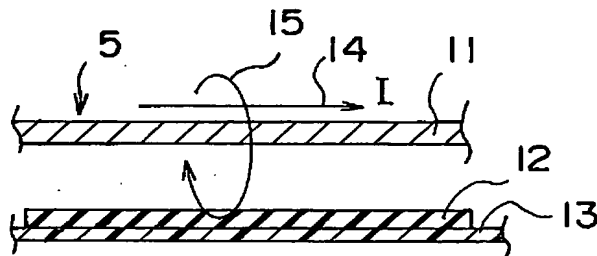
5G067 AA53 BA02 CA02 CA05 DA02

(54) 【発明の名称】 ESD抑制シート

(57) 【要約】

【課題】 高速動作する半導体素子や電子回路などにおいて、静電気放電によるノイズ対策を施すことによって、誤動作や素子が破壊されることを防止するとともに、より体積の小さなESD抑制体で、効果的なESD対策ができるとともに所望する部位に容易に設けることができるESD抑制シートを提供すること。

【解決手段】 ESD抑制シートは、電子機器の静電気印加による影響を防止するためのESD抑制体であって、電子機器の所望する部位に設けられる軟磁性体を含むシート材から実質的になる。



【特許請求の範囲】

【請求項1】 電子機器への静電気印加による影響を防止するためのESD抑制体であって、電子機器の所望する部位に設けられる軟磁性体を含むシート材から実質的になることを特徴とするESD抑制シート。

【請求項2】 請求項1記載のESD抑制シートにおいて、前記ESD抑制シートは前記電子機器内部のケーブルに設けられていることを特徴とするESD抑制シート。

【請求項3】 請求項1記載のESD抑制シートにおいて、前記電子機器内部の能動素子を覆うように設けられていることを特徴とするESD抑制シート。

【請求項4】 請求項1記載のESD抑制シートにおいて、前記電子機器の開口部付近に設けられていることを特徴とするESD抑制シート。

【請求項5】 請求項1記載のESD抑制シートにおいて、前記電子機器の筐体に設けられることを特徴とするESD抑制シート。

【請求項6】 請求項5記載のESD抑制シートにおいて、前記筐体のシールド面又は端部に設けられていることを特徴とするESD抑制シート。

【請求項7】 請求項2乃至6の内のいずれか一つに記載のESD抑制シートにおいて、前記シート材は、前記軟磁性体として、金属磁性体、フェライト、及びマグネタイトの内の少なくとも一種を含むことを特徴とするESD抑制シート。

【請求項8】 請求項7記載のESD抑制シートにおいて、前記軟磁性体が合成樹脂中に粉末形状で含有された複合磁性材から実質的になることを特徴とするESD抑制シート。

【請求項9】 請求項8記載のESD抑制シートにおいて、前記軟磁性体は、扁平形状のFe-Al-Si系合金粉末から実質的になることを特徴とするESD抑制シート。

【請求項10】 請求項7記載のESD抑制シートにおいて、前記軟磁性体は、扁平形状のNi-Fe系合金粉末から実質的になることを特徴とするESD抑制シート。

【請求項11】 請求項7記載のESD抑制シートにおいて、前記軟磁性体が薄膜磁性体であることを特徴とするESD抑制シート。

【請求項12】 請求項11記載のESD抑制シートにおいて、前記薄膜磁性体は合成樹脂シート上に設けられていることを特徴とするESD抑制シート。

【請求項13】 請求項11記載のESD抑制シートにおいて、前記軟磁性体は、組成がM-X-Y(但し、Mは、Fe、Co、及びNiの内の少なくとも一種、Xは、MおよびY以外の元素の内の少なくとも一種、Yは、F、N、Oの内の少なくとも一種)からなる磁気損失材料であることを特徴とするESD抑制シート。

【請求項14】 請求項13記載のESD抑制シートにおいて、前記磁気損失材料のX成分が、C、B、Si、Al、Mg、Ti、Zn、Hf、Sr、Nb、Ta、或いは希土類元素のいずれか、もしくはそれらの混在物であることを特徴とするESD抑制シート。

【請求項15】 請求項13又は14記載のESD抑制シートにおいて、前記Mが前記X-Y化合物のマトリックス中に分散されたグラニュー状の形態で存在する事を特徴とするESD抑制シート。

【請求項16】 請求項13乃至15の内のいずれか一つに記載のESD抑制シートにおいて、前記磁気損失材料が、Fe-Al-O_xであることを特徴とするESD抑制シート。

【請求項17】 請求項13乃至16の内のいずれか一つに記載のESD抑制シートにおいて、前記磁気損失材料が、スパッタ法及び蒸着法の内の少なくとも一種によって作製された薄膜磁性体であることを特徴とするESD抑制シート。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ESD(静電気印加)抑制効果に優れた磁性体を含むESD抑制シートに関し、詳しくは、電子機器のESDによる誤動作、不要輻射や高周波電流の抑制に有効である磁性体を備えたESD抑制シートに関する。

【0002】

【従来の技術】近年、高速動作する高集積な半導体素子の普及が著しい。その例として、ランダムアクセスメモリ(RAM)、リードオンリーメモリ(ROM)、マイクロプロセッサ(MPU)、中央演算処理装置(CPU)又は画像プロセッサ算術論理演算装置(IPALU)等の論理回路素子がある。これらの能動素子においては、演算速度や信号処理速度が日進月歩の勢いで高速化されており、高速電子回路を伝播する電気信号は、電圧、電流の急激な変化を伴うために、誘導性の高周波ノイズの主要因となっている。

【0003】一方、電子部品や電子機器の軽量化、薄型化、小型化の流れも止まる事を知らぬが如く急速な勢いで進行している。それに伴い、半導体素子の集積度や、プリント配線基板への電子部品実装密度の高密度化が著しい。従って、過密に集積あるいは実装された電子素子や信号線が、互いに極めて接近することになり、前述した信号処理速度の高速化と併わせて、高周波輻射ノイズが誘発され易い状況となっている。

【0004】このような近年の電子集積素子あるいは配線基板においては、能動素子への電源供給ラインからの不要輻射の問題が指摘され、電源ラインにデカップリングコンデンサ等の集中定数部品を挿入する等の対策がなされている。

【0005】一方、電気機器使用者が電気機器の金属板

に近接するか又は触れたときに、使用者の体に帯びた静電気等の金属板への放電 (ESD) によって、この金属板を備えた電気機器に誤動作が発生しやすい環境となってきた。

【0006】図10は従来の静電気による起こり得る電子機器の誤動作の説明に供せられる部分断面図である。図10を参照すると、電子機器のシャーシとして金属板101を備えた電子機器100は、内部にPCB等によって形成された基板102が収容され、この基板102には、LSI等の能動回路素子103が表面実装されている。ここで、矢印104に示すように静電気が放電等によって印加されると、これによって矢印105に示すように、高周波電流 I_{ESD} が金属板101の表面を流れる。それによって、矢印106に示すような磁界Hが発生する。この磁界Hによって破線107に示すように、電流が誘起され、能動回路素子103内に電流が流れる。この電流は、ノイズ及び能動回路素子103の誤動作の原因となるばかりか、場合によっては、能動回路素子103を破壊してしまう。

【0007】また、電気機器から数m離れた場所においても、静電気の放電によるノイズ発生があることが知られている。

【0008】

【発明が解決しようとする課題】前述の高速された電子集積回路素子あるいは、配線基板においては、発生するノイズが高調波成分を含むために、信号の経路が分布定数的な振る舞いをするようになり、従来の集中定数回路を前提にしたノイズ対策が効を発しない状況が生じていた。

【0009】また、電子集積回路素子の動作電圧レベルの低下に伴い、そのノイズマージンがますます厳しくなっている。

【0010】図11は図10の能動回路素子103の誤動作の説明に供せられる図であり、図11(a)は従来における内部ロジック動作電圧を概略的に示し、図11(b)は最近の内部ロジック動作電圧を示している。

【0011】図11(a)を参照すると、従来においては、内部ロジック電圧の V_{cc} は5Vで、ハイ(High)のスレッシュOLD電圧は3.5V、ロー(Low)のスレッシュOLD電圧は1.3Vであり、ノイズマージンは、High電圧レベルで1.5V程度、Low電圧レベルでは1.2Vであった。従って、ノイズ111、112等が加えられても、能動回路素子の動作には影響を与えなかった。

【0012】図11(b)を参照すると、最近において、内部ロジック電圧の V_{cc} は1.8Vで、ハイ(High)スレッシュOLD電圧は1.2V、ロー(Low)スレッシュOLD電圧は0.6V程度と次第に低レベルとなる傾向にある。従って、ノイズ113、114等が加えられると、スレッシュOLD電圧に達し、誤動作し

てしまうので、ノイズマージンが厳しくなっている。ちなみに、ノイズマージンは、High電圧レベルで、0.6V、Low電圧レベルで0.4V程度である。

【0013】そこで、本発明の技術的課題は、このような高速動作する半導体素子や電子回路などにおいて、静電気放電によるノイズ対策を施すことによって、誤動作や素子が破壊されることを防止するESD抑制シートを提供することにある。

【0014】また、本発明の特別な技術的課題は、より体積の小さなESD抑制体で、効果的なESD対策ができるとともに所望する部位に容易に設けることができるESD抑制シートを提供することにある。

【0015】

【課題を解決するための手段】本発明者らは、以前に高周波での磁気損失の大きな複合磁性体を発明し、これを不要輻射源の近傍に配置する事で、上記した半導体素子や電子回路などから発生する不要輻射を効果的に抑制する方法を見出している。

【0016】しかしながら、静電気の印加によるノイズ障害、電磁干渉や電子機器の誤動作等を抑制する対策(以下、これらを含めて単にESD対策と呼ぶ)に関しては、全く研究がなされていなかった。

【0017】そこで、本発明者らは、前記複合磁性体をESD対策に用いることができることを見出し、さらに、複合磁性体に限らず、軟磁性体であれば、ESD対策に用いることができることを見出し、本発明をなすに至ったものである。

【0018】即ち、本発明によれば、電子機器への静電気印加による影響を防止するためのESD抑制体であって、電子機器の所望する部位に設けられる軟磁性体を含むシート材から実質的になることを特徴とするESD抑制シートが得られる。

【0019】また、本発明によれば、前記ESD抑制シートにおいて、前記ESD抑制シートは前記電子機器内部のケーブルに設けられていることを特徴とするESD抑制シートが得られる。

【0020】また、本発明によれば、前記ESD抑制シートにおいて、前記電子機器内部の能動素子を覆うように設けられていることを特徴とするESD抑制シートが得られる。

【0021】また、本発明によれば、前記ESD抑制シートにおいて、前記電子機器の開口部付近に設けられていることを特徴とするESD抑制シートが得られる。

【0022】また、本発明によれば、前記ESD抑制シートにおいて、前記電子機器の筐体に設けられることを特徴とするESD抑制シートが得られる。

【0023】また、本発明によれば、前記ESD抑制シートにおいて、前記筐体のシールド面又は端部に設けられていることを特徴とするESD抑制シートが得られ

る。

【0024】また、本発明によれば、前記いずれか一つのESD抑制シートにおいて、前記シート材は、前記軟磁性体として、金属磁性体、フェライト、及びマグネタイトの内の少なくとも一種を含むことを特徴とするESD抑制シートが得られるが得られる。

【0025】また、本発明によれば、前記ESD抑制シートにおいて、前記軟磁性体が合成樹脂中に粉末形状で含有された複合磁性材から実質的になることを特徴とするESD抑制シートが得られる。

【0026】また、本発明によれば、前記ESD抑制シートにおいて、前記軟磁性体は、扁平形状のFe-Al-Si系合金粉末から実質的になることを特徴とするESD抑制シートが得られる。

【0027】また、本発明によれば、前記ESD抑制シートにおいて、前記軟磁性体は、扁平形状のNi-Fe系合金粉末から実質的になることを特徴とするESD抑制シートが得られる。

【0028】また、本発明によれば、前記ESD抑制シートにおいて、前記軟磁性体が薄膜磁性体であることを特徴とするESD抑制シートが得られる。

【0029】また、本発明によれば、前記ESD抑制シートにおいて、前記薄膜磁性体は合成樹脂シート上に設けられていることを特徴とするESD抑制シートが得られる。

【0030】また、本発明によれば、前記ESD抑制シートにおいて、前記軟磁性体は、組成がM-X-Y（但し、Mは、Fe、Co、及びNiの内の少なくとも一種、Xは、MおよびY以外の元素の内の少なくとも一種、Yは、F、N、Oの内の少なくとも一種）からなる磁気損失材料であることを特徴とするESD抑制シートが得られる。

【0031】また、本発明によれば、前記ESD抑制シートにおいて、前記磁気損失材料のX成分が、C、B、Si、Al、Mg、Ti、Zn、Hf、Sr、Nb、Ta、或いは希土類元素のいずれか、もしくはそれらの混在物であることを特徴とするESD抑制シートが得られる。

【0032】また、本発明によれば、前記いずれか一つのESD抑制シートにおいて、前記Mが前記X-Y化合物のマトリックス中に分散されたグラニューラ状の形態で存在する事を特徴とするESD抑制シートが得られる。

【0033】また、本発明によれば、前記いずれか一つの記載のESD抑制シートにおいて、前記磁気損失材料が、Fe₃-Al₂O₃であることを特徴とするESD抑制シートが得られる。

【0034】また、本発明によれば、前記いずれか一つの記載のESD抑制シートにおいて、前記磁気損失材料が、スパッタ法及び蒸着法の内の少なくとも一種によ

て作製された薄膜磁性体であることを特徴とするESD抑制シートが得られる。

【0035】

【発明の実施の形態】以下、本発明の実施の形態について、図面を参照して説明する。

【0036】図1は本発明の実施の形態によるESD対策が施される部位に関する説明に供せられる斜視図である。図1を参照すると、ノート型パーソナルコンピュータ（以下、ノートPCと呼ぶ）1は、PC本体2と、LCD素子3aやCCDカメラ3bが設けられた表示部3とを備え、PC本体2の一端側を軸として、表示部3が回動可能に形成されている。PC本体2の一面には、キーボード4が設けられ、表示部3を下方に回転したとき、即ち、ノートPC1を閉じたときに、このキーボード4はLCD素子3aと互いに対向するように、形成されている。

【0037】ここで、本発明の実施の形態において、ESD対策が施されるのは、次の(i)～(iv)に示された4箇所である。

- 【0038】(i) 記号Aで示される部分の筐体内のフラットケーブル；
- (ii) 記号Bで示される2箇所の筐体のシールド面；
- (iii) 記号Cで示されるPC本体側部に設けられたコネクタ等の開口の周辺；及び
- (iv) 記号Dで示される本体内の能動回路素子、例えば、IC。

【0039】（第1の実施の形態）図2は本発明の第1の実施の形態によるESD対策方法の説明に供せられる図である。図2に示すように、図1の記号Aで示される部分は金属からなるか又は金属めっきが施された導電性の筐体11に近接してフレキシブルフラットケーブル又はフレキシブル配線基板（以下、両方を纏めてFPCと呼ぶ）13が設けられている。ここで、矢印5に示すように、静電気の放電（ESD）が起こると、矢印14に示すように、高周波電流（I）が筐体11表面を流れる。これによって、矢印15に示されるように、磁界（H）が誘起されることは前述した通りである。

【0040】しかし、FPC13の一面に、複合磁性体または、薄膜磁性体からなるESD抑制シート12を設けることによって、筐体11に流れる高周波電流によって誘起された磁界を吸収し、この磁界によって生じる2次的な電流の発生を抑制するので、FPC13の信号ラインへのノイズの重量を抑制することができる。

【0041】具体的には、図1に示されたLCD部においては、LCD3a及びCCDカメラ3bの画像のちらつき、PC本体2内のHDD、FDDにおいては、書き込み／読み取りの際のエラーを防止することができる。また、FPC13が多層に構成されている場合には、基板間の相互干渉を抑制することができる。

【0042】（第2の実施の形態）図3は本発明の第2の

実施の形態によるESD対策方法の一例の説明に供せられる図である。図3を参照すると、図1の記号Bで示される部分では、電子部品17を覆う筐体16の内側面に複合磁性体又は薄膜磁性体からなるESD抑制シート18を設けることによって、ESDによるLCD駆動回路の誤動作や輻射ノイズを防ぐことができる。

【0043】図4は本発明の第2の実施の形態によるESD対策方法の他の一例の説明に供せられる図である。図4を参照すると、図1の記号Bで示されるパソコン本体2のマザーボード24に対向してキーボード21の板金(FG)部22が形成されている。この板金部22は、通常はGNDに接続してFGとしている。しかし、設計上等の制約などによって、十分に設置できない場合がある。その際、ESDによって、板金シールドに流れた矢印25によって示される高周波電流(I)が板金端部(電磁界は端部から再放射しやすい。)から、再び放射ノイズとしてPC内部に放射され、信号ライン等にノイズが重畳し、CPU等の誤動作を引き起こす。

【0044】従って、図4に示すように、シールド板金22の端部に、複合磁性体又は薄膜磁性体からなるESD抑制シート23を設けることによって、端部からの再放射ノイズを抑制することができる。

【0045】(第3の実施の形態)図5は本発明の第3の実施の形態によるESD対策方法の一例を示す図、図6は図5に示されたコネクタ部分の概略を示す平面図である。図5及び図6に示すように、図1の記号Cに示される位置において、コネクタ33に接続されたケーブル34にESD5が加わると、矢印35に示されるように、ケーブル34を伝わって筐体に流れ、これによって生じる磁界によって誘起されてICやLSIの素子内部に電流を誘起して、これら能動素子の誤動作や破壊を生じ、例えば、破壊されなくともノイズとして動作に悪影響をもたらす。

【0046】本発明の第3の実施の形態においては、筐体の開口部付近に図5に示すように複合磁性体又は薄膜磁性体からなるESD抑制シート32を設けることによって、ESDによって生じる電流ルートを遮断することによって、筐体31に流れる電流を抑制し、上記したような能動素子の誤動作や破壊、放射ノイズを抑制することができる。

【0047】(第4の実施の形態)図7は本発明の第4の実施の形態によるESD対策方法の一例を示す図である。図7に示すように、図1の記号Dに示される位置において、IC等の能動素子37は、高周波数領域においては、高周波ノイズを放出し易く、また、外部からの不要輻射ノイズ等によっても、誤動作し易い。特に、最近ではスレッショルド電圧のレベル低下によってますますノイズの影響を受け易くなっている。従って、IC等のパッケージ37の上面を覆うように、ESD抑制シート38を設けることによって、ESDによる誤動作や素子の破壊を防止できるとともに、不要輻射ノイズや放射ノイズに関しても、抑制することができる。

【0048】次に、本発明の実施の形態によるESD抑制シートについてさらに詳しく説明する。

【0049】(試料1)磁性粉末として比表面積が $0.8\text{ m}^2/\text{g}$ の扁平状Fe-Si-Al粉末を作製し、下記表1の配合からなる軟磁性体ペーストを調合して、これをドクターブレード法によって成膜し、熱プレスを行った後に、 85°C にて24時間キュアリングを行った。

【0050】図8は得られた試料の透磁率特性を示している。この結果より、複素透磁率における虚数項である磁気損失項 μ'' の分布も広い領域に渡るようになり、ノイズ対策用素材として好ましい複合磁性体が得られることが判る。

【0051】

【表1】

成 分	配合比
扁平軟磁性体微粉末 (Fe-Al-Si合金) 微粉末E BET比表面積: $0.8\text{ m}^2/\text{g}$	30重量部
ポリウレタン樹脂	8重量部
硬化剤 (イソシアネート)	2重量部
溶剤 (シクロヘキサノンとトルエンの混合物)	40重量部
合 計	80重量部

(試料2) ESD抑制体として、グラニュー磁性薄膜を、下記表2に示す条件にてスパッタ法でガラス基板上に作製した。得られたスパッタ膜を 300°C にて2時間真空磁場中熱処理を施し、試料2を得た。

【0052】得られた試料2を蛍光X線分析分析したところ膜の組成は、 $\text{Fe}_{71}\text{Al}_{11}\text{O}_7$ であった。

【0053】また、試料2の膜厚は $2.0\mu\text{m}$ 、直流抵抗

率は、 $530\mu\Omega\cdot\text{cm}$ 、 H_k は 180e (1422 A/m)であり、 M_s は 16800 Gauss (1.68 T)、中心周波数で規格化した μ'' の半値幅である μ''_{50} は 148% であった。試料2の飽和磁化とM成分のみからなる金属磁性体の飽和磁化の比率の値は、 72.2% であった。

【0054】

【表2】

製膜前真空度	$<1 \times 10^{-8}$ Torr ($=1.33 \times 10^{-4}$ Pa)
製膜時雰囲気	Ar
電源	RF
ターゲット	Fe (径 ϕ 100mm) + Al ₂ O ₃ チップ (120個) (チップサイズ: 5mm \times 5mm \times 2mm t)

試料の磁気損失特性を検証するために μ -f特性を調べた。 μ -f特性の測定は、短冊状に加工した検出コイルに挿入して、バイアス磁場を印加しながらインピーダンスを測定することにより行い、磁気損失項 μ'' の周波数特性を得た。

【0055】図9本発明の試料2の μ'' -f特性を示す。これをみると、そのピークは非常に大きく、また、分散も急峻になっており、共鳴周波数も700MHz付近と高くなっていることがわかる。

【0056】以上説明した本発明の実施の形態においては、ESD抑制体を構成する複合磁性体として、金属磁性体、例えば、Fe-Al-Si粉末をポリウレタン樹脂と混合して作製した複合磁性体シートを示したが、軟属磁性粉末であるならば、フェライト、マグネタイト、Fe-Ni粉末も用いることができ、また、樹脂としては、ポリウレタン以外に、エポキシ樹脂、ポリイミド樹脂、ポリエチレン樹脂等も用いることができ、成形できる合成樹脂であるならば、これらに限定されるものではない。

【0057】また、本発明の実施の形態においては、ESD抑制シートとして、薄膜磁性体をスパッタ法によって形成した例を示したが、スパッタ法以外にも、真空蒸着法によっても製造でき、さらには、イオンビーム蒸着法やガス・デポジション法などの製造方法でも良く、本発明の磁気損失材料が均一に実現できる方法であれば、製法に限定されない。

【0058】また、ESD抑制シートとして、薄膜磁性体をポリウレタン、エポキシ樹脂、ポリイミド樹脂、ポリエチレン樹脂等のシートの一面に形成したものも用いることができる。この場合、所望する部位に貼り付けるには、接着剤、粘着材もしくは、粘着テープで覆うことによって可能で、接着方法には限定されない。

【0059】また、本発明の実施の形態においては、製膜後に真空磁場中での熱処理を施しているが、アズ・デポジションの膜で、本発明の性能が得られる組成あるいは製膜法であれば、実施例に記載の製膜後処理に限定されない。

【0060】以上より、準マイクロ波帯に μ'' 分散を示す本発明の試料は、厚さが約500倍の複合磁性体シートと同等の高周波電流抑制効果を示し、1GHzに近い高速クロックで動作するような半導体集積素子等のESDやEMI対策に用いる材料として有望であるといえる。

【0061】

【発明の効果】以上説明したように、本発明によれば、このような高速動作する半導体素子や電子回路などにおいて、静電気放電によるノイズ対策を施すことによって、誤動作や素子が破壊されることを防止するESD抑制シートを提供することができる。

【0062】また、本発明の特別な技術的課題は、より体積の小さなESD抑制体で、効果的なESD対策ができるとともに所望する部位に容易に設けることができるESD抑制シートを提供することにある。

【0063】また、本発明によれば、半導体集積回路素子のような高密度集積された微少な電子回路の高周波伝導ノイズの除去に極めて有効な高周波磁気損失特性に優れた磁気損失材料とその製造方法及びそれを用いた高周波電流抑制体が得られる。

【図面の簡単な説明】

【図1】図1は本発明の実施の形態によるESD対策が施される部位に関する説明に供せられる斜視図である。

【図2】本発明の第1の実施の形態によるESD対策方法の説明に供せられる図である。

【図3】図3は本発明の第2の実施の形態によるESD対策方法の一例の説明に供せられる図である。

【図4】本発明の第2の実施の形態によるESD対策方法の他の一例の説明に供せられる図である。

【図5】本発明の第3の実施の形態によるESD対策方法の一例を示す図である。

【図6】図5に示されたコネクタ部分の概略を示す平面図である。

【図7】本発明の第4の実施の形態によるESD対策方法の一例を示す図である。

【図8】本発明の試料1の μ'' -f特性を示す図である。

【図9】本発明の試料2の μ'' -f特性を示す図である。

【図10】従来の静電気による起こり得る電子機器の誤動作の説明に供せられる部分断面図である。

【図11】図10の能動回路素子103の誤動作の説明に供せられる図であり、(a)は従来における内部ロジック動作電圧を概略的に示し、(b)は最近の内部ロジック動作電圧を示している。

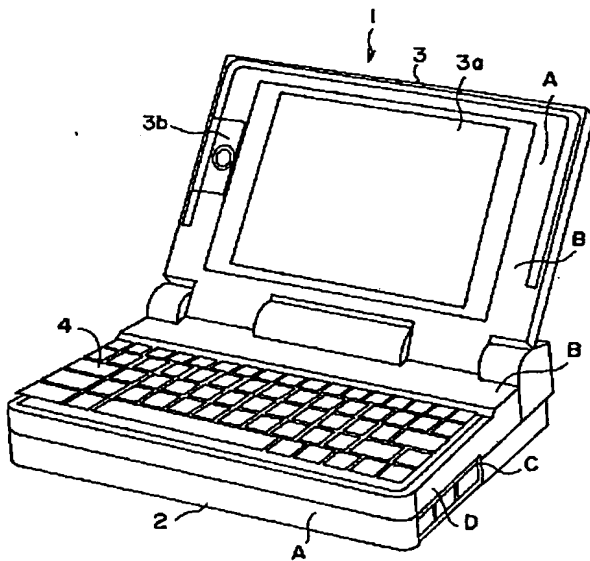
【符号の説明】

- 1 ノート型パーソナルコンピュータ (ノートPC)
- 2 PC本体
- 3 a LCD素子
- 3 表示部

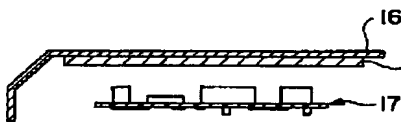
- 4 キーボード
 5 ESD
 11 筐体
 12, 18, 23, 32, 38 ESD抑制シート
 13 FPC
 14, 15, 25 矢印
 16 筐体
 17 電子部品
 21 キーボード
 22 板金(FG)部
 24 マザーボード

- 31 筐体
 33 コネクタ
 34 ケーブル
 37 パッケージ
 100 電子機器
 101 金属板
 102 基板
 103 能動回路素子
 104, 105, 106 矢印
 10 111, 112 ノイズ

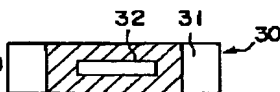
【図1】



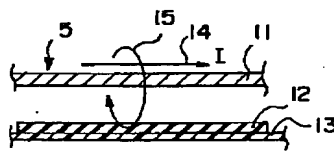
【図3】



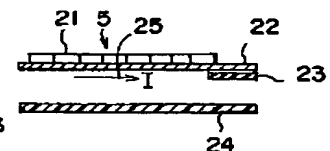
【図5】



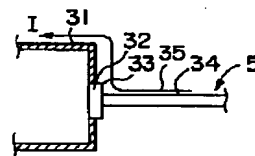
【図2】



【図4】

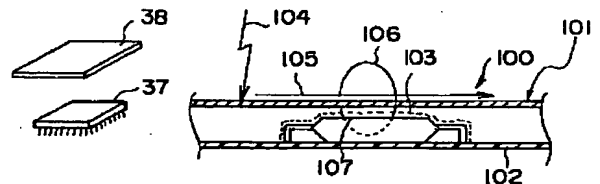


【図6】

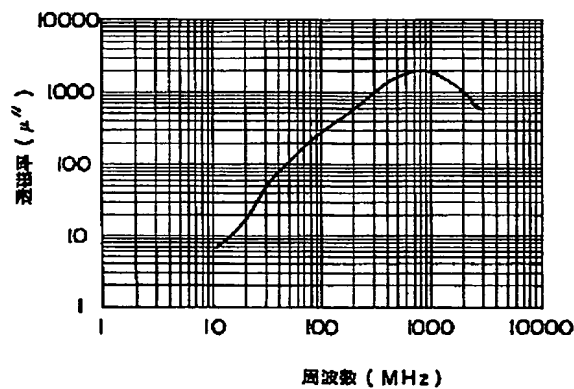


【図7】

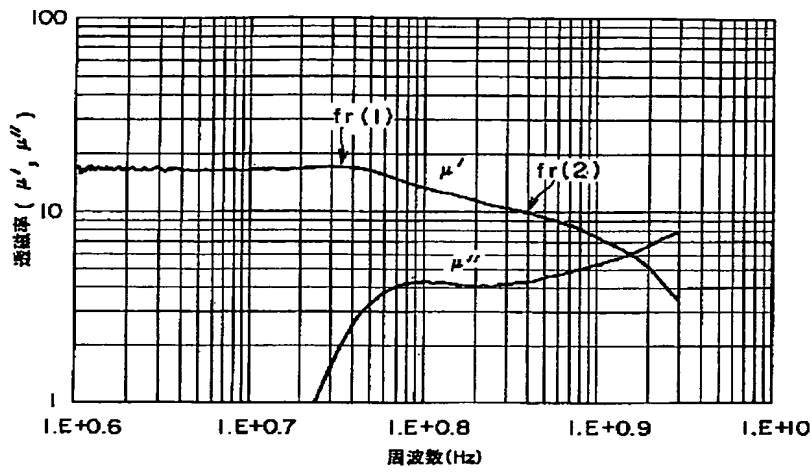
【図10】



【図9】

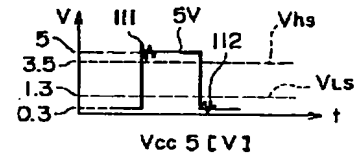


【図 8】



【図 11】

(a)



(b)

